

國科會「量子躍昇專案研究計畫」研究領域說明

研究面向一：通用量子電腦硬體技術

壹、背景及目的

量子電腦是透過量子位元的邏輯閘運作來達成通用型的運算，被預期能廣泛且高速地解決傳統電腦難以有效運算的各式複雜及龐大問題。隨著量子位元數量及邏輯閘結構維度的大幅提高，量子位元的保真度(fidelity)及彼此的連結性(connectivity)都變得相當關鍵；而要真正執行具科學與產業價值的量子演算法，更必須透過量子糾錯將大量物理量子位元編碼為邏輯量子位元，邁向容錯量子運算(Fault-Tolerant Quantum Computing, FTQC)。國際間已有國家級計畫設定明確的容錯量子電腦目標，例如美國能源部(DOE)預期於 2028 年示範具科學應用價值之容錯量子電腦，其規格至少包含：150 至 250 個邏輯量子位元；具計算通用性之指令集；能準確執行包含至少 10^5 個困難運算(如 T 閘或 Toffoli 閘等非 Clifford 運算)之量子電路；且每次量子運算之邏輯錯誤率達 10^{-8} 。

考量我國在半導體晶片製程、IC 設計與先進封裝技術具備良好基礎和大量專業人才，研究面向一—通用量子電腦硬體技術涵蓋超導量子位元、半導體自旋量子位元等固態量子技術，亦包含中性原子等可積體化、晶片化並具有可擴充性之量子位元平台。本面向強調硬體之系統性整合，鼓勵團隊以五年內組建出真實可運算之實體量子運算硬體系統為總目標，並提出邁向容錯量子運算之技術路徑；申請團隊可參考前述國際標竿作為長期對標，明確訂定五年內可量化驗證之里程碑，如邏輯量子位元數、物理與邏輯錯誤率、低於糾錯閾值之示範等。針對量子硬體發展中之個別重要元件與核心關鍵技術，亦歡迎提出具突破性之研發計畫。

貳、研究議題範疇

計畫研究議題將包含(但不限於)下列相關研究項目：

一. 多元平台之量子位元設計與先進製作技術：

具有長同調時間(coherence time)與高保真度的量子位元是量子電腦運作的基石，而同調時間與保真度與量子位元的材料、介面品質及製程息息相關。本研究議題涵蓋：超導量子位元、半導體自旋量子位元、中性原子量子位元等多元平台之量子位元設計與元件製

作；超導材料製程技術、高純度矽-28 之合成技術與前驅物開發、低雜質絕緣層製程技術，以及其他可提升量子位元同調時間與保真度之材料與元件技術。具有開發成為新型態量子位元潛力之材料與技術亦包含於本研究項目。

二. 量子位元技術與邏輯架構：

量子位元除了具有長同調時間與高保真度，具有高連結性的多量子位元系統，以及由物理量子位元有效率地構成邏輯量子位元之架構，是實現容錯量子電腦的關鍵。本研究議題涵蓋：可擴展之高保真度糾纏產生與分配、多量子位元系統之設計與製作、物理量子位元至邏輯量子位元之架構設計，以及支援高效率量子糾錯碼(如表面碼、qLDPC 碼)之硬體佈局與連接性。

三. 容錯與量子糾錯技術：

量子態容易受環境干擾而失去同調性，量子邏輯閘操作亦難以完美，因此需藉由量子糾錯技術保護量子資訊，使邏輯錯誤率隨糾錯碼規模增加而下降。本研究議題涵蓋：量子糾錯碼之硬體實作、低於糾錯閾值之邏輯量子位元示範、邏輯閘操作與魔術態製備及蒸餾，以及錯誤抑制與洩漏錯誤(leakage)處理等技術。軟體端之糾錯解碼器、容錯指令集與邏輯層編譯，請參見研究面向三。

四. 大規模擴展之周邊控制電路與量測次系統整合：

量子電腦的運作是建立在可靠的多量子位元之寫入、控制與讀取操作。隨著量子位元數目增加，周邊控制次系統電路之積體化設計，尤其是可於低溫環境操作之電路，以及各式量子位元與次系統間的整合，成為大規模擴展的重要環節。本研究議題涵蓋：低溫互補式金氧半(Cryo-CMOS)元件與控制晶片設計(多通道 ADC、DAC、FPGA 等)、低溫微波電路與射頻控制模組、各式量子位元介面電路、多位元/多通道之量子次系統連結架構之設計與製作、關鍵元件(如濾波器、超導參數放大器等)與分析系統(微波源、網路分析儀及頻譜分析儀等)之開發，以及結合 AI 之自主校準與控制系統。

五. 系統基礎設施、封裝與系統層級整合：

從元件研發邁向整體系統組裝，需要可靠的系統基礎設施與整合技術支撐。本研究議題涵蓋：低溫與真空系統、高密度低溫佈線與互連、量子晶片先進封裝與模組化設計、次系統與整體系統之層級整合，以及提升系統管理便利性之自動化監控、校準與維運技術。

六. 其他提升量子電腦運算能力或易用性之創新技術：

本研究議題涵蓋上述項目以外，具突破性且有助於提升量子電腦運算能力或使用便利性之創新技術。

研究面向二：光量子技術

壹、背景及目的

光量子科技包含光量子運算、量子通訊與量子感測。此三者具有許多共同之關鍵硬體技術（如光源、光學元件與偵測器等）。光量子運算具有室溫操作、不易受干擾(低噪)、不需真空環境、可直接與光纖網路連結等優點。但光量子位元難以限制保存在一固定位置，且光子並不會直接進行交互作用，是早期主要障礙。目前世界上光量子運算的技術進展相當快速，新創公司甚至宣示要推出高達百萬個光量子位元，以及以光量子位元為基礎的雲端運算平台。

量子通訊可以透過傳遞量子資訊以及量子密鑰分發(Quantum Key Distribution, QKD)協定來提升訊息傳遞的安全性，也可以利用量子技術(如利用量子糾纏特性)來提升資料傳輸效率。光子傳播的介質可以是光纖網路，也可以在自由空間或甚至衛星量子通訊。量子密鑰分發於 50 年前在美國貝爾實驗室得到概念性驗證後，至今世界先進國家已開始整合開發商轉的分發協定。雖然目前世界上量子密鑰分發網路的發展已有一定的成熟度，但分發協定這類與安全性相關的技術仍待國內自主開發與設計。另一方面，光在介質中傳遞難以避免受到衰減及雜訊干擾，實際量子網路常需要設置量子中繼器來增加量子資訊傳遞的距離以達成遠距糾纏，而技術上亦可使用量子錯誤更正或量子糾纏純化法來維持量子特性。

量子感測則利用量子態對外界擾動的高度敏感性，達成超越古典極限之量測能力。以單光子偵測、壓縮光及量子位元—共振腔(qubit-cavity)架構等技術為基礎之量子增強感測，可望突破標準量子極限(standard quantum limit)，應用於精密量測、微弱訊號偵測與基礎物理研究；其中高效率、低雜訊之單光子偵測技術，更是光量子運算、量子通訊與量子感測共同之關鍵元件。

為強化我國之光量子技術及其涵蓋之關鍵技術，研究面向二—光量子技術涵蓋光量子運算、量子通訊及量子感測之硬體與軟體技術，並特別強調研發成果需朝向實現真正實用的量子通訊與相關系統建構為目標，藉此建立我國自主開發之光量子運算平台、量子通訊與量子感測技術，以及與光量子相關之關鍵元件製作能力。

貳、研究議題範疇

計畫研究議題包含(但不限於)下列相關研究項目：

一. 光量子運算

光量子運算主要是由量子光源、光子線路(photonic circuit)以及單光子光偵測器所構成。本研究議題涵蓋：量子光源，包含單光子源、糾纏光子源、光量子態產生源(壓縮態、連續變數態)等；光子線路則是根據不同的演算法設計，需可積體化為光量子晶片(如異質整合之光子量子位元晶片)，以及可重置(reconfigurable)之光學元件；單光子偵測器則必須具有高效率、低雜訊以及高響應速度。此外，本研究議題亦涵蓋量子處理器間之光子互連與遠端糾纏技術，以支援模組化與分散式量子運算架構。

二. 長距離高保密量子通訊

量子通訊硬體技術亦包含光源與偵測器，依據長距離或短距離的應用，其光源與偵測器的要求規格亦不同；量子通訊軟體技術則是包含量子密鑰分發以及量子錯誤更正等技術。本研究議題以實現實用之長距離高保密量子通訊系統為目標，包含量子通訊之硬體與軟體技術，涵蓋：量子光子源、高純度/高效率糾纏光子光源、光量子態產生器、具高探測效率/低暗計數之單光子偵測模組、具高儲存效率與長儲存時間之量子記憶體、晶片化密鑰位元收發模組、突破百公里限制之量子密鑰分發系統與防竊聽技術、量子中繼器、量子糾纏純化等。

三. 光量子感測與單光子偵測技術

單光子偵測是光量子運算、量子通訊與量子感測共同之核心技術。本研究議題涵蓋：具高偵測效率、低暗計數、低時間抖動與高計數率之單光子偵測器(如超導奈米線單光子偵測器、單光子雪崩二極體等)及其陣列化技術，以及以光量子態(如糾纏光子、壓縮光)為基礎之光量子感測與精密量測技術。

四. 量子增強感測

本研究議題涵蓋基於量子位元—共振腔(qubit-cavity)架構之感測技術，包含腔量子電動力學(cavity QED)與電路量子電動力學(circuit QED)系統，以超越標準量子極限之量測靈敏度為目標，應用於微弱訊號偵測、精密量測與基礎物理研究等。

研究面向三：量子科技軟體技術

壹、背景及目的

量子電腦被預期可執行一些比傳統演算法更有效率的演算法，如量子因數分解演算法、量子搜尋演算法等。此外，量子退火、量子絕熱和量子概算最佳化等利用量子力學的效應(如量子疊加態、量子穿隧效應)的演算法，隨著系統演化，將可得到傳統演算法無法作到的效果。應用這些量子演算法來處理實務上的問題，將會帶來新的計算科學革命。

然而，量子狀態容易因環境的干擾而散失同調性，且量子邏輯閘操作難以完美，將衍生更多雜訊。量子電腦如要實現一種有意義的量子計算(例如因數分解演算法)，每個邏輯閘的錯誤率勢必要遠低於 10^{-10} 。此等級的錯誤率僅靠物理方法實現仍極具挑戰性，因此需要利用量子錯誤更正碼的技術來保護量子態，藉此使量子運算能得到近似於理想的容錯量子計算(fault-tolerant quantum computation)。其中，糾錯解碼須在量子位元同調時間內即時完成，低延遲之硬體解碼器與結合 AI 之即時解碼技術，以及容錯指令集與邏輯層編譯等系統軟體，皆是實現容錯量子電腦不可或缺之環節。

而當量子位元數量規模逐漸增大後，以量子電路來描述要進行的量子運算將變得太複雜而不可行，將需進一步發展較高階的量子程式語言。可預期未來如量子計算機結構與量子作業系統等領域也將慢慢成形。因此本計畫也擬投入量子程式語言開發，藉此吸引更多研究者投入。

此外，量子電腦未來將與高效能計算(HPC)及人工智慧(AI)緊密結合，形成混合式運算架構。如何在軟硬體層面整合多元量子運算平台(QPU)與高效能計算、人工智慧及高速研究網路，並建構可供學研界共享之量子運算使用者平台，是量子系統軟體之重要課題。同時，為引導量子硬體發展與系統評測，亦需定義具代表性之關鍵科學應用基準(keystone applications)，如化學、材料科學、電漿物理與高能物理等領域之科學問題，作為量子電腦系統開發與效能評估之依據。

目前量子電腦硬體發展雖尚未能實現預期的強大運算能力，然而應用量子科技軟體技術的發展卻刻不容緩。研究面向三——量子科技軟體技術聚焦於底層架構、中介軟體與系統軟體基礎設施，涵蓋量子演算法、程式語言與編譯系統、系統軟體與容錯架構、AI 與量

子整合、混合式運算整合，以及關鍵科學應用基準與系統評測，藉此培育我國未來量子科技軟體技術高階人才，待量子電腦硬體技術更加成熟後，將可迅速接軌我國量子科技之全面發展。實質產學應用(如金融、醫藥等)將於其他專案另行徵求。

貳、研究議題範疇

計畫研究議題包含(但不限於)下列相關研究項目：

一. 量子演算法

包含量子概算最佳化演算法、適用於雜訊中等規模量子電腦之量子演算法、Shor 演算法的高效實施、量子糾錯碼與容錯量子計算、高效能的古典數據量子化編碼和量子可觀察量讀取、針對化學、材料科學、電漿物理與高能物理等關鍵科學問題之量子演算法與資源估算、及其他量子演算法基礎研究。

二. 先進量子程式語言設計與編譯系統

包含量子程式語言的設計、量子程式的驗證與測試、有效率的量子程式編譯器與編譯優化技術，以及形式化驗證工具。使用者介面設計，主要涵蓋使用者與量子電腦、軟體或應用等互動的介面設計。

三. 量子系統軟體與容錯架構

包含低延遲量子糾錯硬體解碼器設計、容錯指令集架構、邏輯層編譯與資源管理，以及量子作業系統等系統軟體基礎設施。

四. AI 與量子整合

包含以 AI 實現即時量子糾錯解碼、自主量子控制與校準，以及 AI 輔助之量子電路設計與最佳化等。

五. 混合式運算(HPC-AI-QPU)軟硬體系統整合

包含整合多元量子運算平台與高效能計算、人工智慧及高速研究網路之軟硬體介面、排程與中介軟體，以及建構可供學研界共享之量子運算使用者平台。

六. 關鍵科學應用基準與系統評測

包含定義具代表性之科學應用案例(keystone applications)與效能指標，作為量子電腦系統開發與效能評估之依據。本項目以引導系統開發與評測為目的，實質產業應用開發不在本面向範圍內。

研究面向共通事項

鼓勵計畫團隊與國家級研究機構、大學及產業界密切合作。計畫並應規劃研發成果與國家高效能運算及研究網路基礎設施介接之可行性，以逐步建構整合 HPC、AI 與量子運算之研究生態系，提供國內學研界使用多元量子運算平台之管道。